

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07298264 A

(43) Date of publication of application: 10 . 11 . 95

(51) Int. Cl

H04N 7/32

(21) Application number: 06091917

(71) Applicant: GRAPHICS COMMUN LAB:KK

(22) Date of filing: 28 . 04 . 94

(72) Inventor: OKADA YUTAKA
KOBAYASHI TAKAYUKI

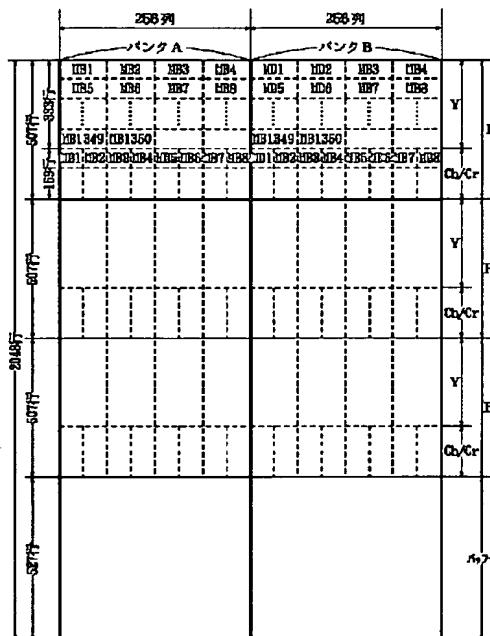
(54) IMAGE DATA PROCESSING METHOD, STORAGE DEVICE USED FOR THE METHOD AND PROCESSING UNIT OF IMAGE DATA

(57) Abstract:

PURPOSE: To provide a processing method for image data at which a data transfer rate is set high, the storage device used for it and the processing unit for image data.

CONSTITUTION: In order to store image data to be coded, prediction image frame data or reproduced image frame data, an SDRAM divided into two banks A, B is used, data in one MB or data in a block are divided into plural data and stored in the same row address of the separate banks A, B of the SDRAM and the data are read and processed while accessing the banks A, B sequentially.

COPYRIGHT: (C)1995,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-298264

(43)公開日 平成7年(1995)11月10日

(51)Int.Cl.⁶

H 04 N 7/32

識別記号

庁内整理番号

F I

技術表示箇所

H 04 N 7/ 137

Z

審査請求 未請求 請求項の数8 OL (全10頁)

(21)出願番号 特願平6-91917

(22)出願日 平成6年(1994)4月28日

(71)出願人 593177642

株式会社グラフィックス・コミュニケーション・ラボラトリーズ
東京都渋谷区代々木4丁目36番19号

(72)発明者 岡田 豊

東京都渋谷区代々木4丁目36番19号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内

(72)発明者 小林 孝之

東京都渋谷区代々木4丁目36番19号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内

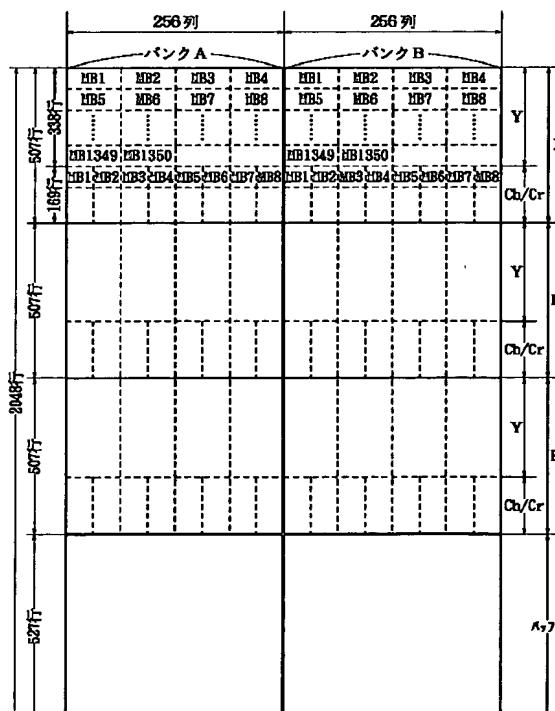
(74)代理人 弁理士 小林 将高

(54)【発明の名称】 画像データの処理方法およびそれに用いる記憶装置ならびに画像データの処理装置

(57)【要約】

【目的】 データ転送レートを高くできる画像データの処理方法およびそれに用いる記憶装置ならびに画像データの処理装置を提供する。

【構成】 符号化すべき画像データ、予測画像フレームデータまたは再生画像フレームデータを記憶するため、2つのバンクA、Bに分けられたSDRAMを用い、1つのMB内のデータまたはブロック内のデータを複数に分割し、SDRAMのそれぞれ別のバンクA、Bの同一の行アドレス内に記憶させ、バンクA、Bを順次アクセスしながら読み出して処理することを特徴としている。



【特許請求の範囲】

【請求項1】複数の予測フレームデータから画像フレームを予測して画像データを符号化する方法および符号化された画像データを復号する画像データの処理方法において、符号化すべき画像フレームデータまたは、予測画像フレームデータまたは再生画像フレームデータを記憶するために複数のバンクに分けられた少なくとも1個のシンクロナスダイナミックメモリを用い、1つのマクロブロック内のデータまたはマクロブロックを形成するブロック内のデータを複数に分割し、前記シンクロナスダイナミックメモリのそれぞれ別のバンクの各々同一の行アドレス内に記憶させ、前記分割されてシンクロナスダイナミックメモリの別々のバンクに割当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出して処理することを特徴とする画像データの処理方法。

【請求項2】符号化された画像データを表現するビットストリームを所定のビット数ずつに分割し、シンクロナスダイナミックメモリの別のバンクに振り分けて記憶させることを特徴とする請求項1記載の画像データの処理方法。

【請求項3】マクロブロック内またはブロック内の画素データを奇数列と偶数列で2分割し、シンクロナスダイナミックメモリの別のバンクに振り分けて記憶させることを特徴とする請求項1または請求項2記載の画像データの処理方法。

【請求項4】マクロブロック内の色データを青系と赤系に2分割し、シンクロナスダイナミックメモリの別のバンクに振り分けて記憶させることを特徴とする請求項1または請求項2記載の画像データの処理方法。

【請求項5】マクロブロック内またはブロック内の画素データを上位ビットと下位ビットで2分割し、シンクロナスダイナミックメモリの別のバンクに振り分けて記憶させることを特徴とする請求項1または請求項2記載の画像データの処理方法。

【請求項6】複数の予測フレームデータから画像フレームを予測して画像データを符号化する方法および符号化された画像データを復号する画像データの処理方法に用いる記憶装置であって、複数のバンクに分けられたシンクロナスダイナミックメモリと、1つのマクロブロック内のデータまたは複数のマクロブロックで形成されるブロック内のデータを複数に分割し、前記シンクロナスダイナミックメモリの別のバンクの各々同一の行アドレス内に記憶させる制御手段とを備えたことを特徴とする記憶装置。

【請求項7】制御手段は、シンクロナスダイナミックメモリの別々のバンクに割当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出すことを特徴とする請求項6記載の記憶装置。

【請求項8】複数の予測フレームデータから画像フレ

ームを予測して画像データを符号化する方法および符号化された画像データを復号する画像データの処理装置であって、符号化すべき画像フレームデータまたは、予測画像フレームデータまたは再生画像フレームデータを記憶するための記憶エリアが複数のバンクに分けられた少なくとも1個のシンクロナスダイナミックメモリと、1つのマクロブロック内のデータまたは複数のマクロブロックで形成されるブロック内のデータを複数に分割し、前記シンクロナスダイナミックメモリのそれぞれの別の各々同一の行アドレス内に記憶させ、一方、分割されて前記シンクロナスダイナミックメモリの別々のバンクに割当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出す制御手段とを備えたことを特徴とする画像データの処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、画像データの処理方法、およびそれに用いる記憶装置ならびに画像データの処理装置に関するものである。画像データの処理とは画像データの符号化および復号を意味する。

【0002】

【従来の技術】ディジタル表現された画像データを伝送または蓄積する場合、データ量を削減するために符号化が行われる。符号化の方法としては、画像情報（画像データ）の時間的または空間的相関性を利用して冗長度を少なくする方法がある。

【0003】時間的相関性を利用する方法として、連続する2画面（フレーム）の差分を符号化したり、画像の動きを検出して、動き補償を行ったりするものがある。

また、空間的相関性を利用する方法として、画像を所定の大きさのブロック（例えば縦方向、横方向とも8画素ずつ）に分けて、ブロック内のデータを直交変換し、変換係数をスキャン変換し（例えば低周波成分から高周波成分の順に並びかえる）、可変長符号化を行うものがある。MPEG (Moving Picture Expert Group) が標準化を進めている画像符号化方式（以下、MPEG2と略す）は、上記2つの方法を併用するものとなっている。MPEG2の暫定勧告は“Generic Coding of Moving Pictures and Associated Audio”と題するISO/IEC 13818-2に記載されている。

【0004】本発明は、MPEG2のあらゆる画像を符号化並びに復号する処理に適用可能であるが、復号処理を例に説明する。

【0005】図14は、このような方法により符号化されたデータを復号する画像復号装置の構成例である。図14において、バッファ制御部1、可変長復号器2、スキャナ変換器3、逆量子化器4、逆DCT部5、動き補償画像再生部6により復号処理が実行される。50はメモリであり、バッファメモリ51およびフレームメモリ（後述する3つのI, P, Bフレームのメモリ）52、

53, 54からなる。また、100は符号化された画像を表現する入力ビットストリーム、200は再生画像を示す。また、動き補償画像再生部6から出ている点線は書き込みを示す。

【0006】次に、動作について説明する。入力ビットストリーム100は、バッファメモリ制御部1の制御により、データ40としてバッファメモリ51に蓄積される。バッファメモリ51から読み出されたデータ41は、可変長復号器2によって、可変長復号される。

【0007】全データが可変長符号化されている訳ではないが、固定長符号もこの可変長復号器22で復号されるものとする。次に、スキャン変換器3によりデータの順序を並び変えた後、逆量子化器4により逆量子化される。次に、逆DCT部5により逆離散コサイン変換される。動き補償画像再生部6では、画像の動きを考慮した再生を行う。MPEG2では、時間的に前のフレーム

(ここではIフレーム)と時間的に後のフレーム(ここではPフレーム)の両方から時間的に中間のフレーム(ここではBフレーム)の予測を行う。そのため、Bフレームの再生には、予め復号されているIフレームとPフレームの予測フレームデータ42, 43をフレームメモリ52, 53から読み出す必要がある(MPEG2では、時間的に後のPフレームはBフレームに先立って復号される)。予測フレームデータ42, 43と逆DCT部5の出力である予測誤差によりBフレームを動き補償画像再生部6で再生し、再生画素データ44としてフレームメモリ54に書き込まれる。フレームメモリ52, 53, 54中にあるI, P, Bのフレームは所定の順に各メモリから読み出され(図14ではBフレームのデータ45を読み出している)、再生画像200が出力される。

【0008】本発明は、MPEG2のあらゆる画像を処理する装置に適用可能であるが、例として、NTSC画像を再生する場合を考えてみる。NTSC画像の1フレームは図15のように横720画素、縦480ラインからなる。これを横、縦とも16画素ずつに分割する。1分割の単位をマクロブロックと呼ぶ(以下、MBと略す)。NTSC画像は、横45MB、縦30MB、全部で1350MBに分割される。

【0009】図16に、MBの詳細を示す。輝度信号(以下、Yと略す。)は図16(a)に示すように 16×16 画素であり、さらに4つの 8×8 画素 Y_1, Y_2, Y_3 に分割される。図16(b)に示すように色信号は青系と赤系の2種類ある(以下、 C_b, C_r と略す)。 C_b, C_r とも 8×8 画素である。なお、 Y, C_b, C_r はすべて8ビットで表現される。なお、奇数、偶数は本発明の説明に用いるためのもので、後に述べる。

【0010】さて、図15、図16から求められるように1フレームのデータ量は4147200ビットであ

る。図14のようにI, P, Bの3フレームでは12441600ビットとなる。バッファ51の最大量は1835008ビットと定められている。以上によりメモリ50の容量は14276608ビット以上となる。16メガビットのメモリ素子の容量は16777216ビットであるので16メガビットメモリ素子1個で足りるので、PAL画像の場合も16メガビットメモリ素子1個で足りることが計算できる。

【0011】さて、前述した画像の復号はすべてMB単位で行われる。すなわち、Bフレーム内の1MBの再生にはI, Pフレームから1MBずつの予測フレームデータ42, 43を読み出し、再生後Bフレーム内の1MBの再生画素データ44を書き込むことになる。正確には、I, Pフレームからの予測には、ハーフペル(半画素)単位で可能となっており、I, PフレームからはYとして 17×17 画素ずつ、 C_b/C_r は 9×9 画素ずつ読み出さなければならない。さらにフィールド予測を用いる場合には、Yとして 17×9 画素を2回ずつ(I, P2フレーム全部で4回) C_b/C_r として 9×5 画素を2回ずつ(I, Pフレーム全部で4回)読み出さなければならない。

【0012】

【発明が解決しようとする課題】以上、図14を用いて説明したように画像データの処理にはメモリ50の読み/書きの頻度が非常に多く必要とされる。

【0013】従来の装置では、メモリ50とのデータ転送レートを高くするために、容量の小さなメモリを複数個用いてデータ幅を広げる手法を用いていた。例えば、256Kワード×16ビット構成の4メガビットメモリを4個用いて、全体で64ビットのデータ幅としていた。このため、基板上での実装面積を小さくできないという大きな欠点があった。また、容量的に16メガビットメモリ1個で済むのに、4メガビットメモリ4個用いるということは将来的に見て経済的であるとはいえない。

【0014】また、上述の従来装置のようなメモリの使用方法では、データ転送レートを高くできないので、いわゆるHDTVのような高解像度の画像の処理は困難であった。

【0015】本発明は、以上のような従来装置の欠点を解消した画像データの処理方法およびそれに用いる記憶装置ならびに画像データの処理装置を提供することを目的とする。

【0016】

【課題を解決するための手段】本発明にかかる画像データの処理方法では、バッファおよびフレーム用のメモリとして、シンクロナスダイナミックメモリ(以下、SDRAMと略す)を用いる。通常のメモリは、アドレスを入力してデータを出力する動作を繰り返すのに対し、SDRAMでは複数のアドレスを入力した後、連続して

データを次々に出力するので、高速動作となる。SDRAMでは内部が複数のバンクに分割されており（以下、2バンク構成を想定し、それぞれバンクA、バンクBと呼ぶ）、同一の行アドレスで連続する列アドレスデータは高速にアクセスが可能である。また、行アドレスが異なるデータをアクセスする場合は、同一バンクのものをアクセスするより別バンクのものをアクセスする方が高速であるという特徴がある。そこで、SDRAMのアクセス効率を高めるために、MB内のデータを2分割し、SDRAM内の2つのバンクA、Bに振り分け、それぞれのデータをA、Bバンク内の同一の行に割り付け、読み出しがSDRAMの別々のバンクに割り当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出して処理する。

【0017】また、復号処理においては、符号化された画像データを表現するビットストリームを所定のビット数ずつに分割し、SDRAMの別のバンクに振り分けて記憶させるものである。

【0018】さらに、上記MB内のデータの分割方法として、MB内のデータを奇数列と偶数列に分けて、2つのバンクに割り付けるものである。

【0019】また、上記MB内のデータの分割方法として、Yに対しては、奇数列と偶数列に分け、C_b、C_rについては、C_bとC_rに分けて2つのバンクに割り付けるものである。

【0020】さらに、上記MB内のデータの分割方法として、8ビットの各画素データを上位4ビットと下位4ビットに分けて、2つのバンクに割り付けるものである。

【0021】また、複数の予測フレームデータから画像フレームを予測して画像データを符号化する方法および符号化された画像データを復号する画像データの復号方法に用いる記憶装置であって、複数のバンクに分けられたシンクロナスダイナミックメモリと、1つのマクロブロック内のデータまたは複数のマクロブロックで形成されるブロック内のデータを複数に分割し、前記シンクロナスダイナミックメモリの別のバンクの各々同一の行アドレス内に記憶させる制御手段とを備えたものである。

【0022】さらに、制御手段は、シンクロナスダイナミックメモリの別々のバンクに割り当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出すものである。

【0023】また、複数の予測フレームデータから画像フレームを予測して画像データを符号化する装置および符号化された画像データを復号する画像データの処理装置であって、符号化すべき画像フレームデータまたは、予測画像フレームデータまたは再生画像フレームデータを記憶するための記憶エリアが複数のバンクに分けられた少なくとも1個のシンクロナスダイナミックメモリと、1つのマクロブロック内のデータまたは複数のマク

ロブロックで形成されるブロック内のデータを複数に分割し、前記シンクロナスダイナミックメモリのそれぞれの別の各々同一の行アドレス内に記憶させ、一方、分割されて前記シンクロナスダイナミックメモリの別々のバンクに割り当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出す制御手段とを備えたものである。

【0024】

【作用】本発明の画像データの処理方法によれば、符号化すべき画像データをSDRAMから読み出す時、画像生成のための予測データをSDRAMから読み出す時、再生されたデータをSDRAMに書き込む時、表示のためのデータをSDRAMから読み出す時等、いずれの時もSDRAMのA、Bバンクを交互にアクセス可能となる。SDRAMはA、B2つのバンクを有するがアドレスなどの制御端子およびデータ端子は兼用となっており、バンクを交互にアクセスすることにより、効率の良いアクセスが可能となる。また、符号化すべき画像データ、画像再生のための予測データ、再生されたデータはMB単位のアクセスとなるため、MB内のデータを同一の行に割り付けることにより、行アドレスの変更なく連続的なアクセスが可能となる。

【0025】さらに、同一SDRAM内に割り付けられているバッファエリアに対してもストリームを分割して、A、Bバンクに割り付けることにより、A、Bバンク交互のアクセスが可能となり、効率が非常に向上する。

【0026】また、マクロブロック内またはブロック内の画素データは、奇数列と偶数列で2分割されてSDRAMの別々のバンクに記憶される。

【0027】さらに、マクロブロック内のデータは青系と赤系に分割されてSDRAMの別々のバンクに記憶される。

【0028】また、マクロブロック内またはブロック内の画素データは、上位ビットと下位ビットで2分割してSDRAMの別々のバンクに記憶される。

【0029】さらに、本発明の記憶装置は制御手段によって、1つのマクロブロック内のデータまたは複数のマクロブロックで形成されるブロック内のデータが複数に分割されSDRAMのそれぞれ別のバンクに記憶される。

【0030】そして、読み出しのときは制御手段は、SDRAMの各バンクを所定の順にアクセスして読み出しを行う。

【0031】さらに、本発明の画像データの処理装置では、符号化すべき画像データをSDRAMから読み出す時、画像生成のための予測データをSDRAMから読み出す時、再生されたデータをSDRAMに書き込む時、表示のためのデータをSDRAMから読み出す時、いずれの時もSDRAMのA、Bバンクを交互にアクセス可

能となる。SDRAMはA, B 2つのバンクを有するがアドレスなどの制御端子およびデータ端子は兼用となっており、バンクを交互にアクセスすることにより、効率の良いアクセスが可能となる。また、符号化すべき画像データ、画像再生のための予測データ、再生されたデータはMB単位のアクセスとなるため、MB内のデータを同一の行に割り付けることにより、行アドレスの変更なく連続的なアクセスが可能となる。

【0032】

【実施例】

【実施例1】以下、本発明の画像データの復号装置の一実施例を図1により説明する。

【0033】図1においては、150はメモリで、SDRAMが用いられ、後述するように、バッファメモリ151, Iフレーム用のフレームメモリ152, Pフレーム用のフレームメモリ153, Bフレーム用のフレームメモリ154の各エリアが形成される。

【0034】10はバッファ制御部で、基本的には図1のバッファ制御部1と同じであるが、後述するように本発明特有の制御も行う。60は動き補償画像再生部で、基本的には図14の動き補償画像再生部6と同じであるが、後述するように本発明の制御も行う。そして、バッファ制御部10と動き補償画像再生部60はいずれも制御手段であり、メモリ150とともに記憶装置を構成している。なお、図14と同一符号は同一部分を示す。

【0035】本発明はメモリ150の構成と、その制御に特徴があるので、以下メモリ150について説明する。

【0036】図2は、本実施例におけるメモリ（図14のフレームメモリ50）150のアドレス割り付けを示す図である。2048行、256列のA, B 2バンクを有する16メガビットSDRAMを想定している。A, Bバンクとも1～507行がIフレーム、508行～1014行がPフレーム、1015行～1521行がBフレームのエリアとしている。残りの1522行～2048行がバッファエリアである。

【0037】I, P, Bフレームはそれぞれ338行のYエリアと169行のC_b / C_r エリアに分けられる。

【0038】本実施例では、図16のようなMBにおいて、Yの奇数列画素128個をバンクAに、Yの偶数列画素128個をバンクBにあてる。

【0039】そして、これらのデータを図3に示すように全て同じ行にあてる。メモリ150の1アドレスには16ビットのデータが記憶されるので1つのMBはA, Bバンクそれぞれ64列となる。

【0040】同様に、C_b / C_r についても図16のように奇数列画素をAバンク、偶数列画素をBバンクにあてる。図4にこの様子を示す。

【0041】図15の1350個のMBは図2のように

振り分けられる。

【0042】画像データのアクセス方法は次のようにある。

【0043】まず、図1における予測フレームデータ42, 43の読み出しについて述べる。動きベクトルによって予測されたデータは図5のように4つのMBに亘っている。同図ではフィールド予測を想定しており、横は連続17画素、縦は1画素おきに9画素の範囲のデータとなっている。これらのデータはメモリ内では同図に示したようにA, Bとも4つのMBエリアに記憶されている。

【0044】AバンクのMB1内のデータは同じ行だから連続して読み出せる。他のMB内のデータも同様である。図5ではまず①を連続して読み出し、間断なく②, ③, ④, ⑤, ⑥, ⑦, ⑧……と読み出す。

【0045】図6は、別の読み出しを示したものである。①, ②, ③, ④……のように読み出す。

【0046】図7は、さらに別の読み出しを示したものである。図2のように同じ行内にあるデータは別のMBエリアにあっても連続して読み出し可能である。同図では、①, ②, ③, ④……のようになる。

【0047】図7～9ではMB内のデータを横方向に読み出す例を示したが、縦方向に読み出すことも可能である。

【0048】次に、再生画素データ44の書き込みと表示データ45の読み出しを図8により説明する。再生画素データ44は1つのMB内にある全データであるから、奇数、偶数列をA, Bバンクに分けながら連続して書き込むことができる。MBの最初の行のデータを①, ②のように8画素ずつ書き、同様に2行目以降も書める。表示データ45の読み出しもMBの最初の行のデータを①, ②のように8画素ずつ読み、次に右隣のMBの最初の行のデータも同様に読み出せる。

【0049】以上、述べたようにA, Bバンク交互にアクセスしながら全ての画像データの読み書きができる、16ビット幅でも十分な転送レートが得られる。

【実施例2】以下、本発明の第2の実施例を図9により説明する。

【0050】本実施例では、Yデータについては第1の実施例と同じであるが、C_b / C_r データの振り分け方法が異なる。C_b の全データをAバンク、C_r の全データをBバンクにあてる。アクセスは第1の実施例と同様で、2つのバンクを交互に行い、転送レートの高速化を可能とする。

【実施例3】以下、本発明の第3の実施例を図10により説明する。

【0051】本実施例ではMB内の8ビットの画素データを上位4ビットと下位4ビットに分けて、A, Bバンクにあてる。本実施例でも転送レートの高速化が可能である。

【0052】図10では、Yデータについて示しているが、C_b／C_rデータについても同様である。

【実施例4】以下、本発明の第4の実施例を図11、図12により説明する。

【0053】本実施例ではバッファエリアのデータのアクセスを高速化する。入力ビットストリーム100を所定のビット量ごとに区分けし、交互にA、Bバンクにあてる。図11では16ビットずつ、図12では、32ビットずつ区分けした例を示している。書き込む時も読出す時もこの区分けによってA、Bバンクを交互にアクセスして高速化を可能とした。

【0054】なお、上述した実施例は図13に示したような画像データ復号装置Bにおける画像処理の場合に適用したものであるが、画像データ符号化装置A内の符号化処理の場合にも全く同様に適用可能である。復号処理における再生画像フレームデータは符号化処理では、符号化すべき画像フレームデータに相当する。本発明における画像データの処理方法は、画像データ符号化装置A、画像データ復号装置Bのいずれでもよい。

【0055】さらに、SDRAMは1個に限定されるものでなく、HDTVのように複数枚を、いわゆる重ねて用いることが必要な場合にも適用できることはいうまでもない。

【0056】

【発明の効果】以上詳細に説明したように、本発明にかかる画像データの処理方法は、バッファ蓄積用とフレーム蓄積用にSDRAMを用い、さらに、1MB内のデータを複数に分割してSDRAMの別のバンクに振り分け、さらに別のバンクを交互にアクセスしながら画像符号化、再生、表示ができるので、メモリとの間で高速にデータが転送できる。

【0057】さらに、ビットストリームも分割して別のバンクに振り分け、別のバンクを交互にアクセスできるので、高速データ転送が可能となる。

【0058】また、SDRAMへのデータの振り分けは、画素データを奇数列と偶数列で2分割したり、色データを青系と赤系に2分割したり、あるいは画素データを上位ビットと下位ビットで2分割したので、SDRAMに容易に分割して記憶させることができる。

【0059】さらに、本発明にかかる記憶装置は、SDRAMとこれへの書き込みを制御する制御手段とで構成され、1つのマクロブロック内のデータまたはブロック内のデータを複数に分割してSDRAMの別のバンクの各々同一の行アドレスに記憶させるので、上記本発明の画像データの処理方法に好適に使用することができる。

【0060】また、読み出しも制御手段によって各バンクを所定の順にアクセスしながら行うので、高速の読み出しが可能である。

【0061】さらに、本発明にかかる画像データの処理装置は、符号化すべき画像フレームデータ、予測画像フ

レームデータまたは再生画像フレームデータを記憶するための記憶エリアが複数のバンクに分けられた少なくとも1個のシンクロナスダイナミックメモリと、1つのマクロブロック内のデータまたは複数のマクロブロックで形成されるブロック内のデータを複数に分割し、前記シンクロナスダイナミックメモリのそれぞれの別の各々同一の行アドレス内に記憶させ、一方、分割されて前記シンクロナスダイナミックメモリの別々のバンクに割り当てられ記憶されたデータを、各バンクを所定の順にアクセスしながら読み出す制御手段とを備えたので、1MB内のデータを複数に分割してSDRAMの別のバンクに振り分け、さらに別のバンクを交互にアクセスしながら画像符号化、再生、表示ができるので、メモリとの間で高速にデータが転送できる効果がある。

【図面の簡単な説明】

【図1】本発明の画像データの復号装置の構成を示すブロック図である。

【図2】本発明の画像データの処理方法の第1の実施例を示すメモリ内のデータ割り付け図である。

【図3】第1の実施例における1つのMB内のYデータの割り付け図である。

【図4】第1の実施例における1つのMB内のC_b／C_rデータの割り付け図である。

【図5】第1の実施例における予測画像データの第1の読み出し方法を示す図である。

【図6】第1の実施例における予測画像データの第2の読み出し方法を示す図である。

【図7】第1の実施例における予測画像データの第3の読み出し方法を示す図である。

【図8】第1の実施例における再生画像データの書き込みおよび表示データの読み出し方法を示す図である。

【図9】第2の実施例における1つのMB内のC_b／C_rデータの割り付け図である。

【図10】第3の実施例におけるYデータの割り付け図である。

【図11】第4の実施例におけるビットストリームの第1の割り付け図である。

【図12】第4の実施例におけるビットストリームの第2の割り付け図である。

【図13】本発明の適用箇所を説明するための図である。

【図14】従来および本発明の画像復号装置の構成例を示すブロック図である。

【図15】NTSC画像におけるMB分割を示す図である。

【図16】1つのMB内の画素の配列を示す図である。

【符号の説明】

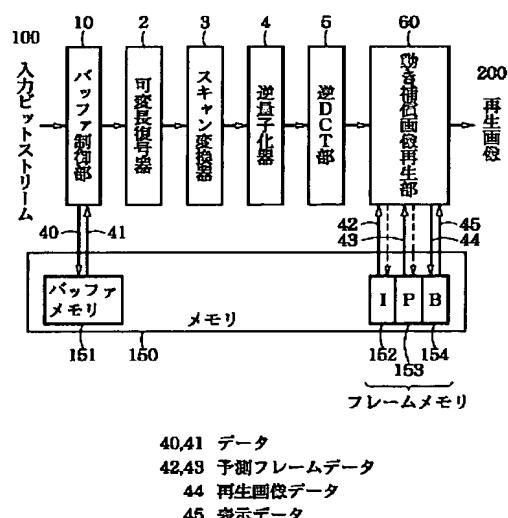
- 1 バッファ制御部
- 2 可変長復号器
- 3 スキャン変換部

- 4 逆量子化部
 5 逆DCT部
 6 動き補償画像再生部
 10 バッファ制御部
 40 ビットストリーム書き込みデータ
 41 ビットストリーム読み出しデータ
 42 予測フレームデータ
 43 予測フレームデータ
 44 再生画素データ
 45 表示データ
 50 メモリ
 51 バッファメモリ

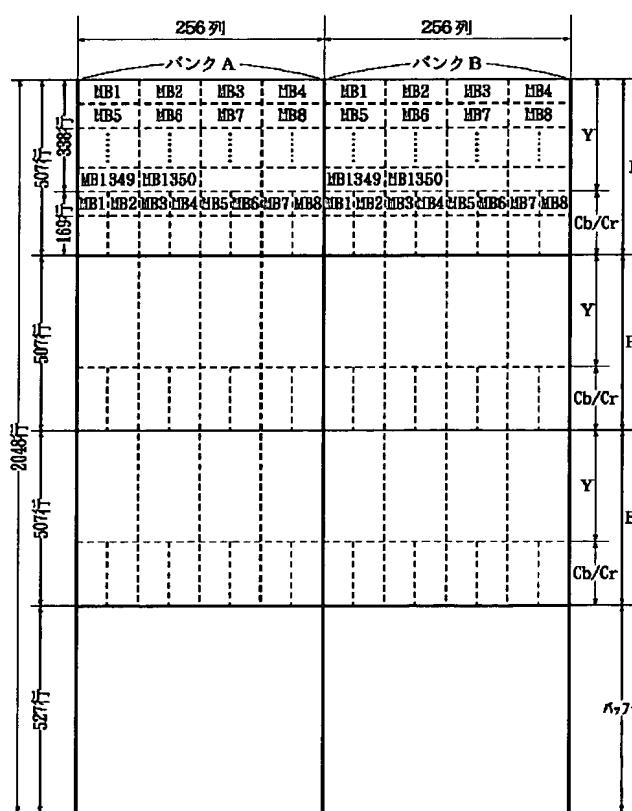
- * 52 フレームメモリ (I)
 53 フレームメモリ (P)
 54 フレームメモリ (B)
 60 動き補償画像再生部
 100 入力ビットストリーム
 150 メモリ
 151 バッファメモリ
 152 フレームメモリ (I)
 153 フレームメモリ (P)
 154 フレームメモリ (B)
 200 再生画像

*

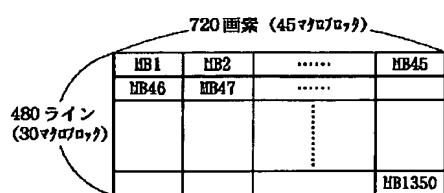
【図1】



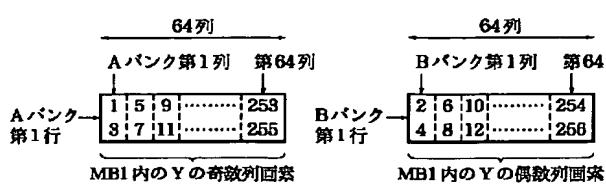
【図2】



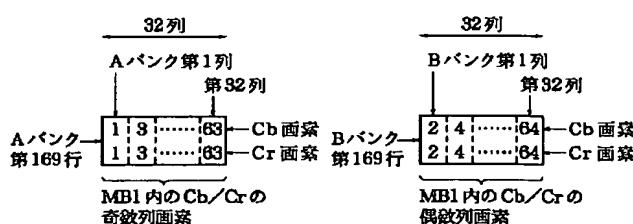
【図1.5】



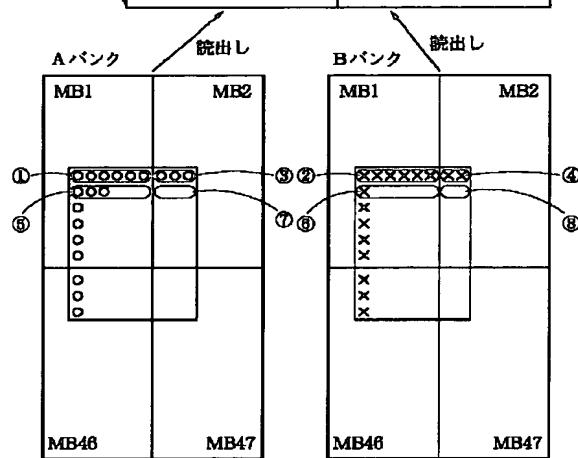
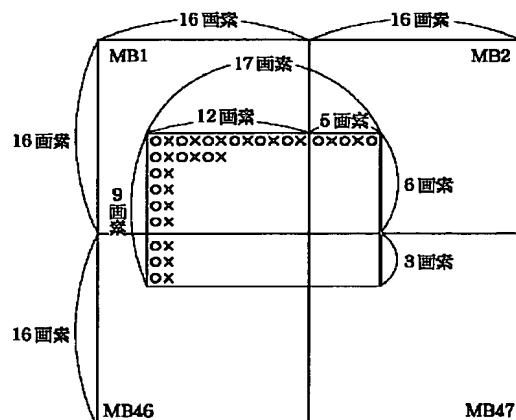
【図3】



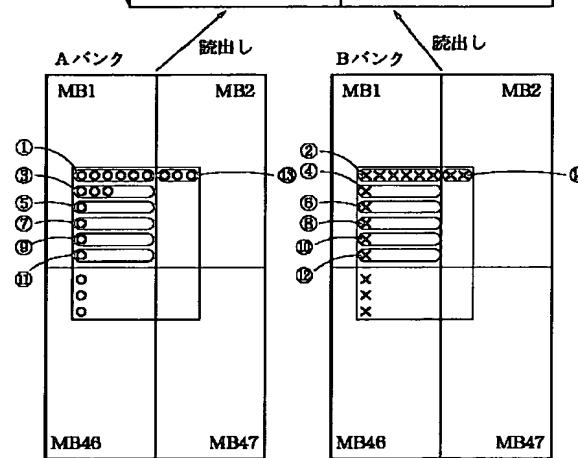
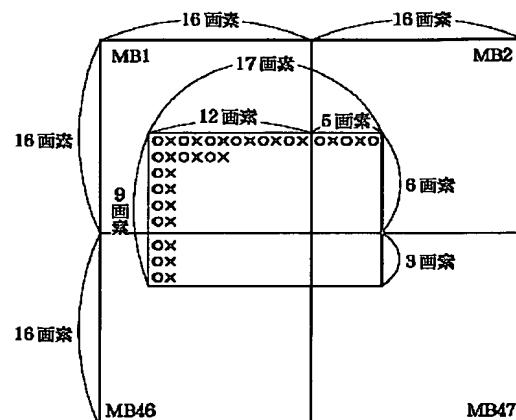
【図4】



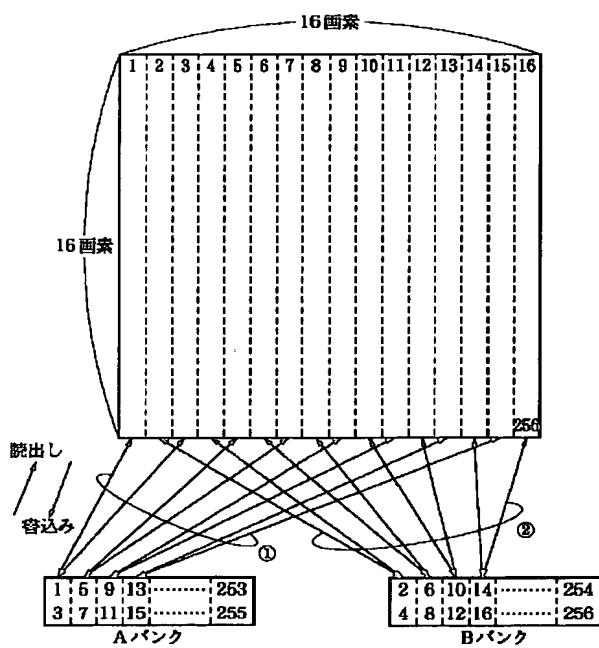
【図5】



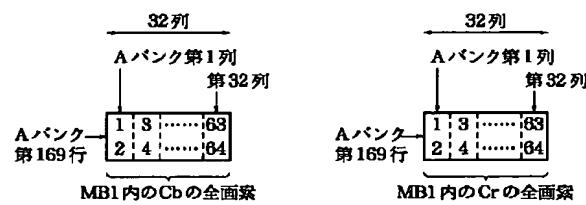
【図6】



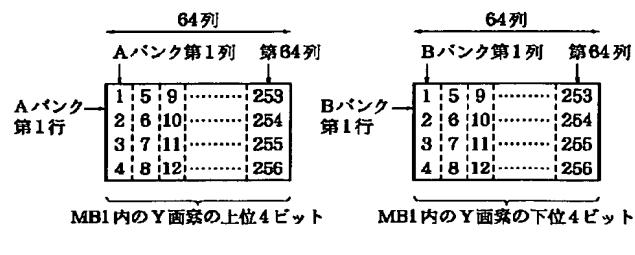
【図8】



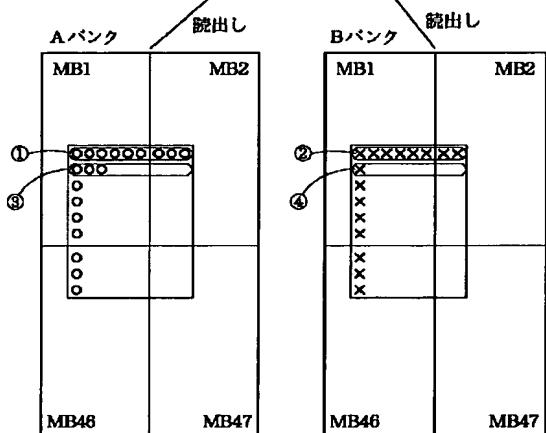
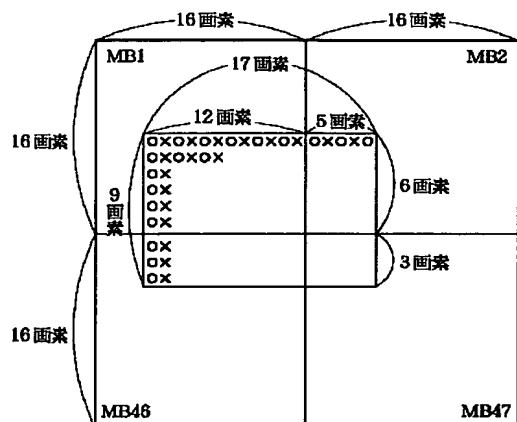
【図9】



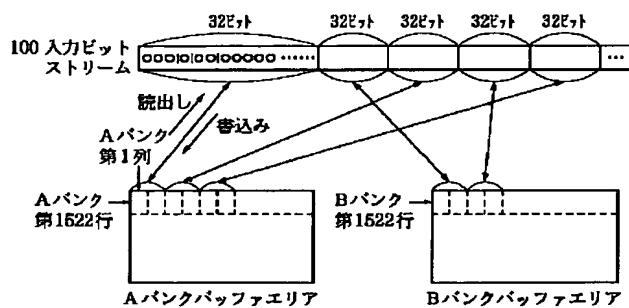
【図10】



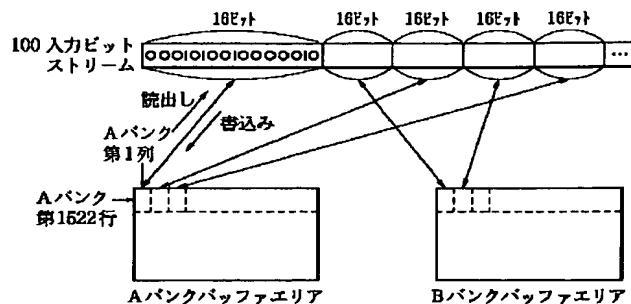
【図 7】



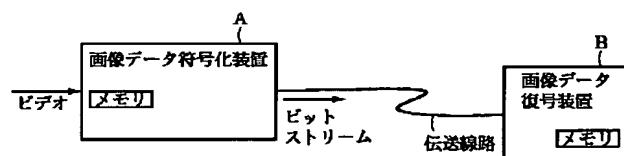
【図 1 2】



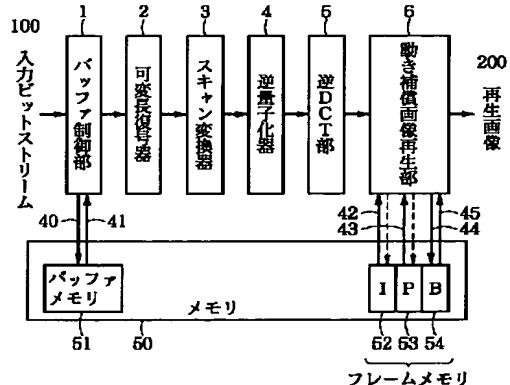
【図 1 1】



【図 1 3】



【図 1 4】



【図16】

